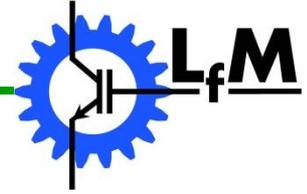
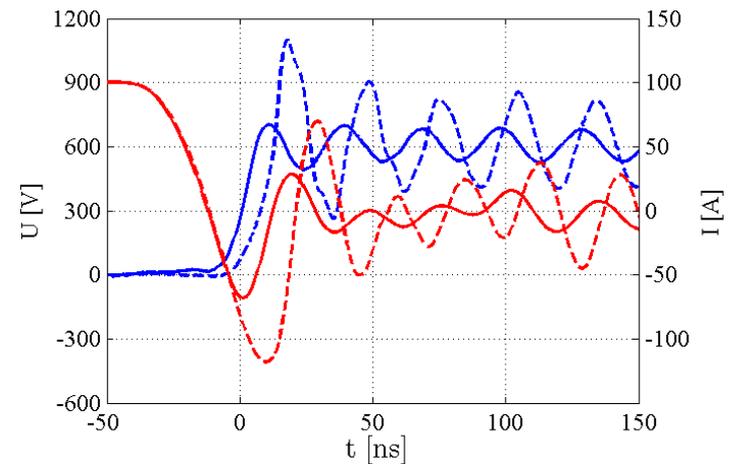
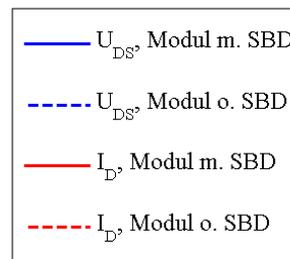
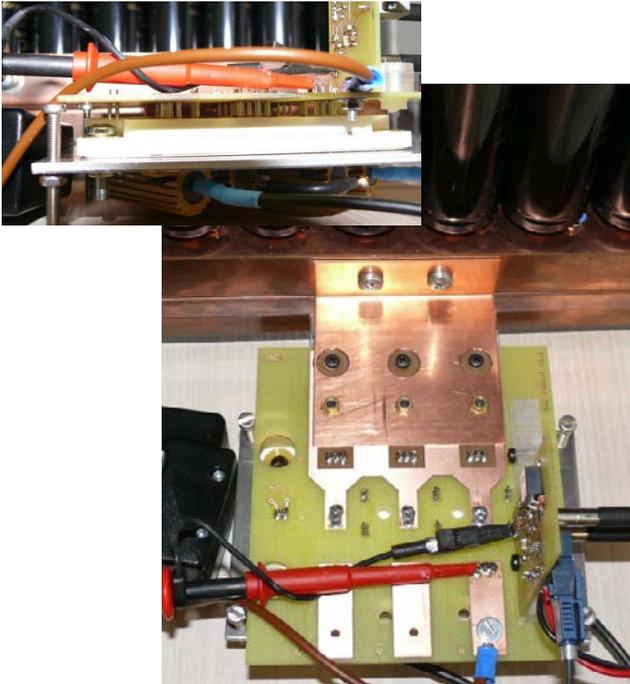
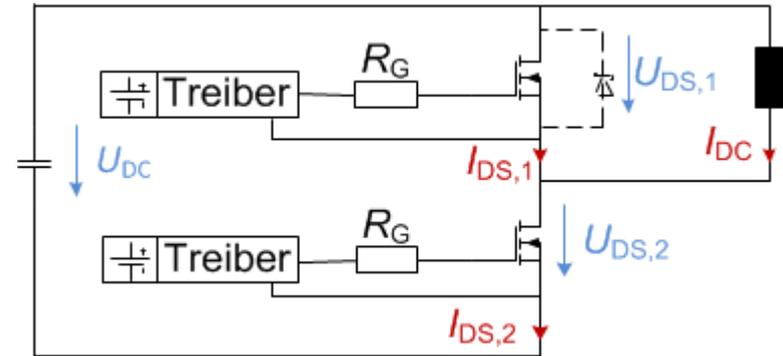


Charakterisierung des Schaltverhaltens von Siliziumkarbid MOSFET-Modulen

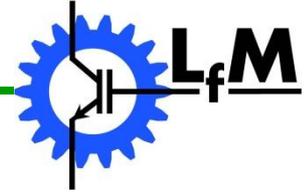


Einfluss einer antiparallelen SiC-Schottky-Diode auf das Schaltverhalten:

- Temperaturabhängigkeit
- Verluste
- Überspannung

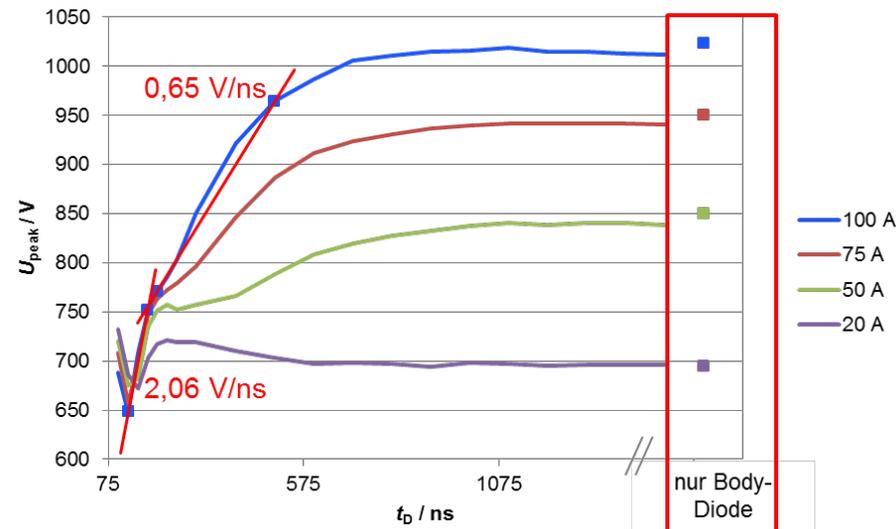
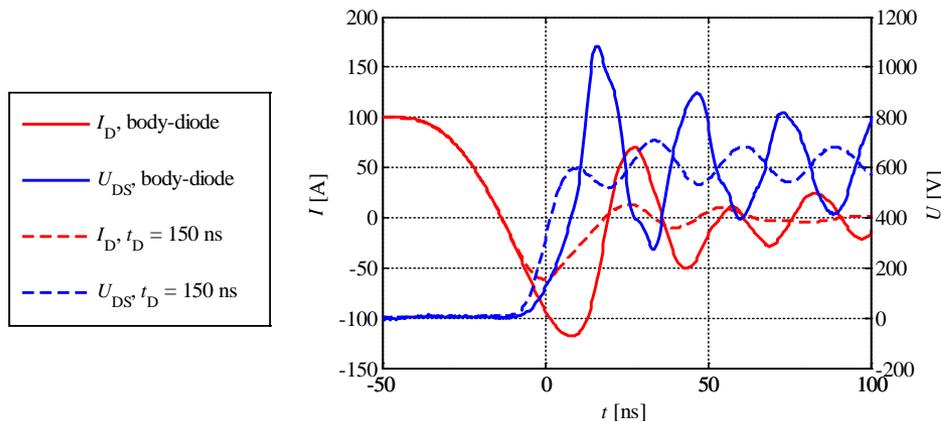
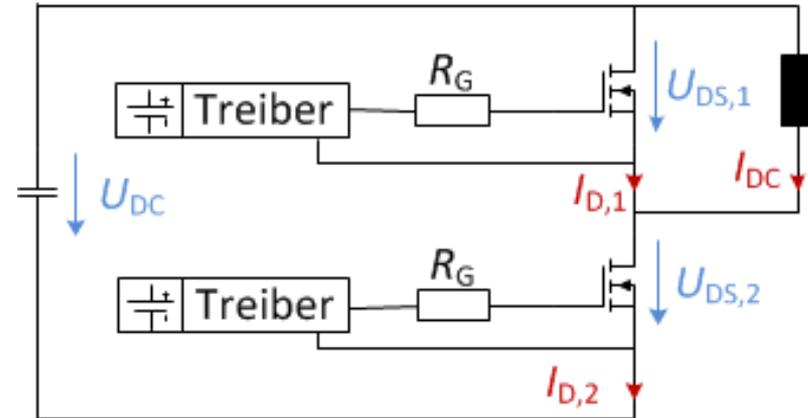


Charakterisierung des Schaltverhaltens von Siliziumkarbid MOSFET-Modulen



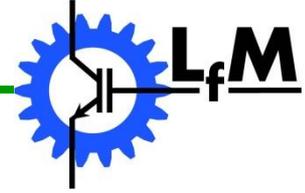
Optimierung der Verriegelungszeit zwischen High-Side und Low-Side-Switch:

- Geringere Schaltverluste
- Erhebliche Reduzierung der Abschalt-überspannung am rückwärtsleitenden MOSFET



Bordnetzversorgung für Bahnfahrzeuge

Gewichtsoptimierte Lösungen



Anwendung:

- Energieversorgung für Traktionsfremde Subsysteme z.B.: Klimaanlage etc.
- DC/DC Wandler + Pulswechselrichter (PWR) Erzeugung ein 3-phasiges, 50Hz Bordnetz

Anforderungen an den DC/DC Wandler:

- galvanische Trennung zwischen Primär- und Sekundärseite
- Umgang mit 30% schwankende Eingangsspannung des Bahnnetzes
- variable Leistungssteuerung bei fester Ausgangsspannung

Ziel: Einsatz von SiC Bauelementen

Erhöhung der Taktfrequenz des DC/DC Wandler führt zu:

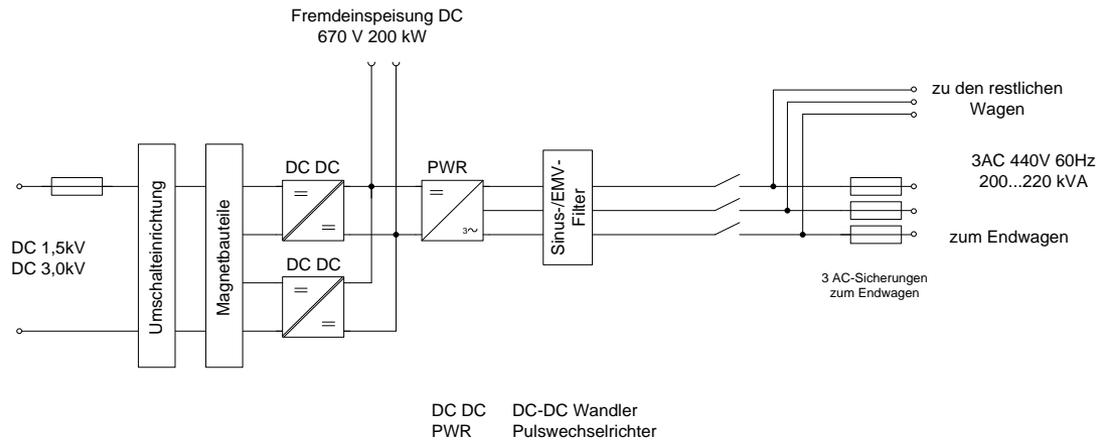
- kleiner Bauform passiver Bauelemente
- Gewichtsersparnis des DC/DC Wandlers
- Systemvorteil durch Massevorteil



U-Bahn: DT3 / DT3-F



TramTrain: Avanto



Struktur eines Hilfsbetriebe Umrichter in einem Triebzug:

Simulation und Berechnung verschiedener DC/DC Wandler Topologien

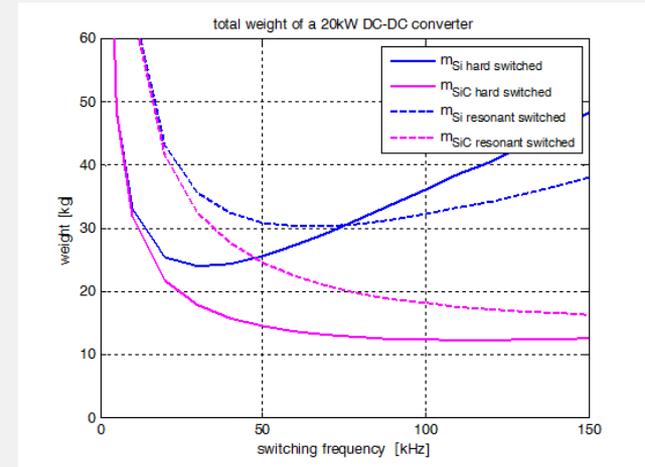
- Hart geschaltet
- Resonant geschaltet (LLC Converter)

Vergleich von Schaltungstopologien in Bezug auf:

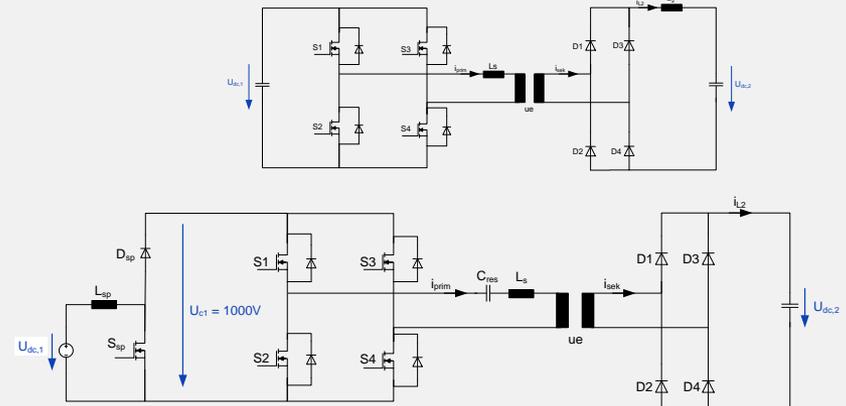
- Masse
- Kosten
- Steuerungsaufwand
- Halbleiternennstrom

Auslegung passiver Bauelemente:

- Transformator
- Induktivität
- Zwischenkreis



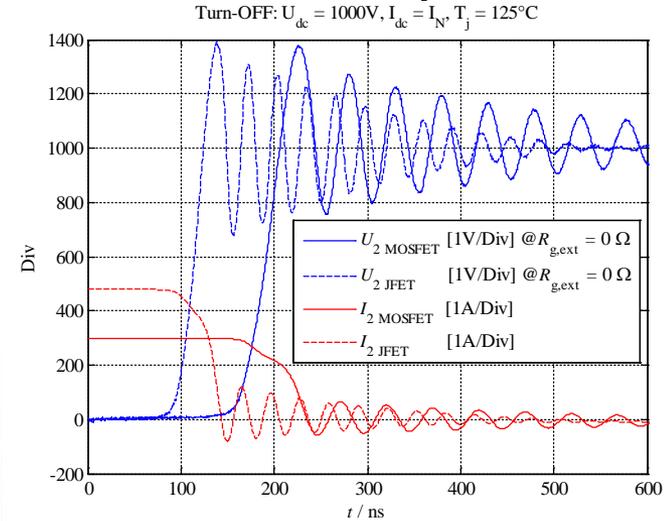
DC-DC Wandler Gewicht in Abhängig von Schaltfrequenz, Topologie und Halbleitertyp



Schaltungstopologien galvanisch getrennter DC/DC Wandler

Qualifikation von Leistungshalbleiter & Treibern für schnell schaltende Halbleiter

- Silizium IGBT
- SiC MOSFETs
- SiC JFETs



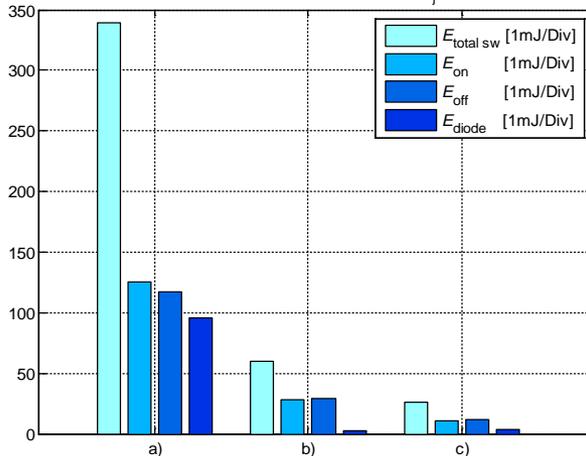
Schaltverhalten: SiC MOSFET vs. SiC JFET

Messtechnik:

Oszilloskop zu Messung an High- und Low-Side-Switch 12 Bit; 2 GHz; 2,5 GS/s

- U_{ST} : Tastkopf Lecroy 10:1
- $di_{1/2}/dt$: selbstgewickelte Rogwoskispule, 3 Windungen, Bandbreite = 84MHz
- U_{DS} : Tastkopf PMK 100:1
- U_{GS} : Tastkopf Lecroy 10:1

loss distribution under hard switching @ $T_j = 125^\circ C$



Verlustvergleich: a) Si IGBT vs. SiC MOSFET b) & c)